

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-64231

(43)公開日 平成9年(1997)3月7日

| (51)Int.Cl. <sup>6</sup> | 識別記号 | 序内整理番号  | F I           | 技術表示箇所 |
|--------------------------|------|---------|---------------|--------|
| H 0 1 L 23/12            |      |         | H 0 1 L 23/12 | Z      |
| H 0 5 K 1/11             |      | 6921-4E | H 0 5 K 1/11  | Z      |
| 3/40                     |      | 6921-4E | 3/40          | Z      |

審査請求 未請求 請求項の数4 F D (全 6 頁)

(21)出願番号 特願平7-239169

(22)出願日 平成7年(1995)8月24日

(71)出願人 000237318

富士機工電子株式会社

大阪府大阪市阿倍野区阪南町3丁目19番17号

(72)発明者 平川 董

大阪府大阪市阿倍野区阪南町3丁目19番17号 富士機工電子株式会社内

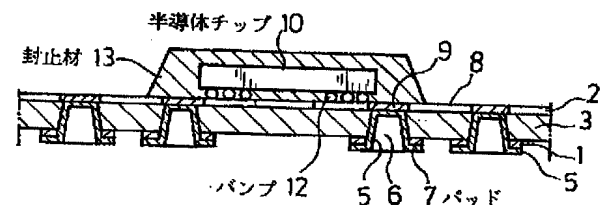
(74)代理人 弁理士 京口 清

(54)【発明の名称】 エアリア・グリッド・アレイ・パッケージ用基板およびその製造方法

(57)【要約】

【課題】簡単な手段で多ピンの半導体チップを実装できる高密度のエアリア・グリッド・アレイ・パッケージ用基板を得る。

【解決手段】絶縁層3を間にし、パッド7を有する第1層1と半導体チップ10を搭載する第2層2とを有し、該第1層1と第2層2とを接続してなるエアリア・グリッド・アレイ・パッケージ用基板に関し、絶縁層3を間にした第1層1を、レーザー加工で絶縁層3を経て第2層2の裏面に至るまで除去して、断面テーパー状のビアホール4を形成後、該ホール4が開口した面からビアホール用メッキ5を施し、次いで両面をエッチングして、第1層1には格子点状にパッド7を、また第2層2にはビア6に接続すると共に半導体チップ10への配線8・ランド9を形成するようにしたもの。ビア6は内部を埋め込まずパッド7が凹部を有しても、また内部を埋め込んでパッド7を平面状としてもよい。



- |             |           |           |
|-------------|-----------|-----------|
| 1-第1層       | 6-ビア      | 11-半田ボール  |
| 2-第2層       | 7-パッド     | 12-パンプ    |
| 3-絶縁層       | 8-配線      | 13-封止材    |
| 4-ビアホール     | 9-ランド     | 14-マザーボード |
| 5-ビアホール用メッキ | 10-半導体チップ | 15-パッド    |

## 1

## 【特許請求の範囲】

【請求項1】絶縁層を間にし、パッドを有する第1層と半導体チップを搭載する第2層とを有し、上記第1層と第2層とを接続してなるエアリア・グリッド・アレイ・パッケージ用基板において、

上記パッドの一部に第1層から絶縁層を経て第2層に至る断面テーパ状のビアを形成して、第2層の配線の一部と一体化したことを特徴とする、エアリア・グリッド・アレイ・パッケージ用基板。

【請求項2】ビア内を埋め込まずパッドに凹部を形成したままの請求項1に記載のエアリア・グリッド・アレイ・パッケージ用基板。

【請求項3】ビアを埋め込んで平面パッドを形成した請求項1に記載のエアリア・グリッド・アレイ・パッケージ用基板。

【請求項4】絶縁層を間にした第1層の銅箔を、レーザー加工により絶縁層を経て第2層の裏面に至るまで除去して、断面テーパ状のビアホールを形成した後、ビアホールが開口した面からビアホール用メッキを施し、次いで両面をエッチングして、第1層には格子点状にパッドを形成し、第2層には半導体チップへの配線を形成するようにしたことを特徴とする、エアリア・グリッド・アレイ・パッケージ用基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、エアリア・グリッド・アレイ・パッケージ用基板の構造と製造法に関し、さらに詳しくは、安価で信頼性の高いエアリア・グリッド・アレイを得るための基板の構造と製造法に関するものである。

## 【0002】

【従来の技術】エアリア・グリッド・アレイ・パッケージは、半導体チップとプリント基板とを接続する技術として、最近急速に普及してきた。即ち、この技術はいわゆるボール・グリッド・アレイ、チップ・サイズ・パッケージとして、基板の片面に格子点状にパッドを設け、このパッドに半田ボールまたは半田ペースト等を載せることにより、該基板とマザーボードと呼ばれるプリント基板との接続を図るものである（これらについては、John H. Lau 著Ball Grid Array Technology (McGraw Hill 社発行、1995を参照)。

【0003】これらの基板においては、絶縁層を間にしたパッドを有する第1層と半導体チップを搭載する第2層との接続は、通常エアリア・グリッド・アレイ（面的に配列したパッド）の外周に設けられた貫通穴（スルーホール）で行われていた。

【0004】そのため、格子点状に並んだ各パッドから外周へ配線を引き回す必要があり、多ピンになると引き回しがきわめて困難になり、また歩留りが低下する等の第1の問題点を生じていた。

## 2

【0005】また、この外周への配線の引き回しのため、パッドを囲う半田レジスト（液レジ）が必要となり、コストがさらに高くなるという第2の問題点を有していた。

【0006】更に、パッドは平面構造を有するため、これに付ける半田ボールや半田ペーストの実装後の剪断強度が小さく、熱・ストレス等のために半田がパッドから剥がれるという第3の問題点もあった。

【0007】上記第1の問題点を解決するため、スルーホールの代わりに第2層から第1層へ至るビアホールを設け、第2層とビアホール内部をメッキすることにより配線する方法が提案されている（例えば特開平7-74281号公報参照）。この方法は、パッドから直接に第2層へ配線するため、上記第1・第2の問題点を軽減することはできる。

【0008】なお、レーザーを用いてプリント回路板を形成する技術は、主としてビアホール等の孔あけに用いられている。レーザーには炭酸ガスレーザー、YAGレーザー、エキシマ・レーザー等があるが、プリント回路板の加工に用いられるのはエキシマ・レーザーか、YAGレーザー、または炭酸ガスレーザーを改良したインバクト・レーザーである（例えばエキシマ・レーザーとそのプリント回路板への応用については、例えば特開平5-136650号公報、特開平5-152744号公報、特開平5-152748号公報等参照）。

## 【0009】

【発明が解決しようとする課題】しかしながら、上記のスルーホールの代わりに第2層から第1層へ至るビアホールを設け、第2層とビアホール内部をメッキすることにより配線する方法（上記特開平7-74281号公報参照）には、次の問題点が残っている。

【0010】即ち、ここでの第2層は一般に、半導体チップから各パッドへの引き回しを必要とするため、パッドのみを有する第1層より高密度になるのが通常である。高密度配線を得るための要件は種々あるが、中でも回路層の厚みが大きな要因であり、厚みが大きいと高密度の配線を得るのが困難である。

【0011】ところが上記従来の方法は、ビアホールを第2層から第1層へ形成し、少なくとも第2層側からメッキを施すことを前提としている（同特開平7-74281号公報参照）。そのためこの技術では、第2層の厚みが厚くなってしまい、高密度・微細配線を得ることがきわめて困難である、という第4の問題点が残っていた。

【0012】なお、パッドが平面構造を有しており、これに付ける半田ボールや半田ペーストの実装後の剪断強度が小さく、熱・ストレス等のために半田がパッドから剥がれるという第3の問題点も解決されていない。

【0013】本発明は、上記従来の技術が有する第1、第2、第3、第4の各問題点を、シンプルな手段にて解

決することを課題とするものであり、本発明の目的は簡単な手段で多ピンの半導体を実装できる高密度のエアリア・グリッド・アレイ・パッケージ用基板、およびその製造方法を提供することにある。

#### 【0014】

##### 【課題を解決するための手段】

A 本発明に係るエアリア・グリッド・アレイ・パッケージ用基板は、絶縁層3を間にし、パッド7を有する第1層1と、半導体チップ10を搭載する第2層2とを有し、上記第1層1と第2層2とを接続してなるエアリア・グリッド・アレイ・パッケージ用基板において、上記パッド7の一部に第1層1から絶縁層3を経て第2層2の裏面まで至る断面テーパ状のビア6が形成されて、第2層2の配線8の一部9と一体化してなるものである（請求項1参照）。

【0015】上記ビア6は、内部を埋めこまないでパッド7に凹部を形成したものでもよいが、内部を埋めこんで平面状のパッド7に形成したものでもよい（請求項2・請求項3参照）。上記で配線8の一部9とはランドを示す。

【0016】B 本発明に係るエアリア・グリッド・アレイ・パッケージ用基板の製造方法は、絶縁層3を間にした第1層1を、レーザー加工により絶縁層3を経て第2層2の裏面に至るまで除去して、断面テーパ状のビアホール4を形成した後、該ビアホール4が開口した面からビアホール用メッキ5を施してビア6を形成し、次いで両面をエッチングして、第1層1には格子点状にパッド7を、第2層2には半導体チップ10への配線8・ランド9を各々形成するようにしたものである（請求項4参照）。

#### 【0017】

【発明の実施の形態】本発明の実施で用いる基板は、絶縁層3を間にし片面には銅箔または銅メッキの第1層1を、また他面にも銅箔または銅メッキの第2層2を形成した三層構造のものである。

【0018】上記絶縁層3の樹脂成分は、熱硬化性樹脂、熱可塑性樹脂のいずれも用いることができる。熱硬化性樹脂の中では、エポキシ樹脂、ポリイミド樹脂、ポリシアヌレート樹脂、ポリシラン樹脂、ポリベンツイミダゾール樹脂、またはビスマレイミドトリアジン樹脂等がよい。該絶縁層3の厚みは数 $\mu\text{m}$ ないし数100 $\mu\text{m}$ であるが、典型的な厚みは20～100 $\mu\text{m}$ である。

【0019】絶縁層3には、ガラス繊維等の無機繊維や有機繊維等の補強材を含むことができるが、含まなくともよい。補強材を含め場合の絶縁層3は、フィルム、シート状のものであることができる。材料としてはポリエステル、ポリイミド、ポリエーテルエーテルケトン、ポリアミド、とりわけアラミド中のポリパラフェニレンテレフタラミドが好適である。

【0020】絶縁層3が補強材を含む場合は、補強材と

してはガラス繊維などの無機繊維、あるいはアラミド繊維、テフロン繊維、ポリエーテルエーテルケトン繊維、ポリベンツイミダゾール繊維等の有機繊維であればよい。中でもアラミド繊維、テフロン繊維はレーザー加工の容易性や優れた加工性・電気特性を有しており、特にアラミド繊維の中でもコポリパラフェニレン3、4'オキシジフェニルテレフタラミド繊維は低いイオン不純物と低い吸湿率のため好適である。

【0021】上記の如く三層構造の積層基板に、片面の第1層1と絶縁層3とを貫通するが他面の第2層2を貫通せず、かつ断面形状がテーパ状のビアホール4を形成する。該ビアホール4の径は10～200 $\mu\text{m}$ 、好ましくは25～100 $\mu\text{m}$ 程度とする。テーパは第1の導電層1から第2の導電層2へ向かって狭くなっており、テーパ角度は1°～30°、好ましくは5°～20°程度とする。

【0022】上記ビアホール4の形成手段は、機械的、化学的、または光学的など各種の手段が使用可能であるが、簡便で高精度が得られることから、レーザーを用いることが望ましい。レーザーとしては、炭酸ガスレーザー、YAGレーザー、エキシマ・レーザーのいずれも用いることができるが、ビアホール4の内壁を荒らさず滑らかに加工するため、炭酸ガスレーザーの一種であるインパクト・レーザーか、YAGレーザー、エキシマレーザー等を用いるのがよい。

【0023】レーザー光はある面積に絞られ片面の第1層1の上から照射するが、照射部分を限定するため、マスク・イメージ法、コンタクト・マスク法、コンフォーマル・マスク法などのマスキングを使うことができる。広い面積を一度に照射してマスクでパターンを形成してもよいし、小さく絞り込んだレーザー光を予定されたパターンに沿って移動させてもよく、更に小さく絞り込んだレーザー光をスキニングさせてもよい。

【0024】ビアホール4が形成された積層基板はその後、開口された第1層1側からビアホール用メッキ5が施されるが、それには反対側の面にマスキングしてメッキするか、二枚の基板を背中合せに貼って両面へメッキした後に分離するようにしてもよい。メッキ材料には銅が主成分のものが望ましい。

【0025】このメッキは、ビアホール4に導通をとるのが目的であるから、その厚みは通常のスルーホールメッキより薄くてよく、厚みは数 $\mu\text{m}$ ないし10 $\mu\text{m}$ が好ましい。典型的な厚みは8ないし15 $\mu\text{m}$ である。また、同メッキは無電解メッキでも電解メッキでもよく、これらを組み合わせたものでもよい。これで第1層1に、開口し内部にメッキ5が施されたビア6が形成される。

【0026】上記のメッキ処理の後、該積層基板の第1層1および第2層2に、通常のサブトラクティブ法でエッチングがなされ、回路加工がされる。この際、片面で

5

は第1層1とその上面のメッキ5がエッチングされて、格子点状に配列されたパッド7が形成される。このパッド7はその一部、好ましくは中央に、開口したビア6が来るようにしておく。

【0027】他面の第2層2では、後に搭載する半導体チップ10への接続に供すべく、第2層2がエッチングされて、上記ビア6の内底と接続するランド9・配線8が形成される。

【0028】この際、上記の如くビアホール用メッキ5を第1層1側へのみ施すことで、該第2層2の厚みはそのまま薄く維持されており、この面に形成する配線8を微細にすることができる。また、ビア6が第1層1から絶縁層3を経て第2層2へ向けてテーパー状になっているため、ビア6の内底と接続する第2層2のランド9を小さくすることができ、微細な配線8の形成が一層容易である。

【0029】上記の第1層1に形成したパッド7には、開口したビア6を有するが、このビア6を埋め込まず凹部をもつパッド7のままで、ボール・グリッド・アレイ用の基板とした場合には、半田ボール11が凹部に溶け入り楔状に食い込んで、半田ボール11のパッド7への密着を上げることになり、ボールのシェア強度を高くすることになる(図8参照)。

【0030】また、上記ビア6内に樹脂・金属等を埋め込んで平面状としてもよく(図7参照)、この場合には半田ペーストなどの加工が容易となり、埋め込みめ場合とは別の利点を得られる。凹部を埋め込むか、埋め込まぬかは、実装のやり方、材料、などにより適宜選択すればよい。

【0031】本発明のエアリア・グリッド・アレイ・パッケージ用基板を用いて半導体チップ10を実装する場合に、チップ10はワイヤーボンディングまたはバンパ12等により、第2層2に形成されたランド9・配線8に接続され、その後に封止材13によって封止される。また上記の如くビア6の凹部に半田ボール11が載せられ、溶融させた場合には、半田ボール11がビア6内へ食い込み、半田ボール11のシェア強度を高める作用を発揮する。図8において、14はマザーボード、15はパッドを示す。

【0032】なお、本発明のエアリア・グリッド・アレイ用基板は、パネル状で加工することもできるし、フレキシブルテープを用いて連続的に加工することもできる。

【0033】

【実施例1】本発明に係るエアリア・アレイ・パッケージ用基板の製造例は、次のようになる。ここで用いる積層基板は、絶縁層3を間にして第1の面(図で下側面)と第2の面(図で上側面)に、銅箔(約12 $\mu$ m)をラミネートした第1層1、第2層2を形成し3層構造である(図1参照)。ここでの絶縁層3は、エポキシ樹脂

6

が樹脂成分で、補強材にアラミド繊維(コポリパラフェニレン・3, 4' オキシジフェニレンテレフタラミド)を加えたものである(厚み約0.1mm)。

【0034】上記積層基板の第1層としての銅箔1に、まずエッチングにより格子点(約ピッチ1mm)状に開口16(径約0.2mm)を形成しておき(図2参照)、その後その上からKrFエキシマレーザーを照射して、絶縁層3を経て第2層としての銅箔2の裏面へ達するまで穿孔し、ビアホール4を形成する。このホールの形状は断面テーパー状(テーパー角約6°)のものである(図3参照)。

【0035】続いて、上記ビアホール4が開口した第1層の銅箔1上から、通常の硫酸銅によるビアホール用メッキを施す(メッキ膜の厚みは約10 $\mu$ m)。この際、第2層の銅箔2上はドライフィルムでマスキングして、メッキが施されないようにしておいた。これで、各ビアホール4にビアホール用メッキ5がなされてビア6が形成されるとともに、第1層の銅箔1上にも同メッキ5が付着することになる(図4参照)。

【0036】その後、第1および第2層である各銅箔1, 2上に、電着法によりレジストをコーティングして(厚み約8 $\mu$ m)、塩化第2鉄によるパターンエッチングを行う。この際に片面の第1層側では、銅箔1とメッキ5がエッチングされて、各ビア6を中心にパッド7が形成される(径約0.5mm)。また他面の第2層側では銅箔2がエッチングされて、半導体チップ10の各リードに接続するためのランド9・配線8が形成される。

【0037】上記第2層側では、ビアホール用メッキがこの面に付着しなかったために、銅箔2の厚み(12 $\mu$ m)は薄いまま維持されており、微細な配線8が形成された(ライン/スペースの最小値が約50 $\mu$ m/50 $\mu$ m)。しかも各ビア6を断面テーパー状としてあるため、ビア6の内底に接続する第2層でのランド9も、その大きさをきわめて小さくすることができ(径約250 $\mu$ m)、その結果として上記の微細配線(ライン/スペースの最小値が約50 $\mu$ m/50 $\mu$ m)を容易に形成できることが確認できた。

【0038】

【発明の効果】本発明により、簡単な手段で多ピンの半導体チップを実装できる高密度のエアリア・グリッド・アレイ・パッケージ用基板を得ることができる。

【0039】即ち、従来のこの種の技術では、配線のとり回しが難しく多ピンの半導体チップには対応し難く、コスト高になったりし、また第2導電層が厚く半導体チップへ接続する微細配線を得難かったり、更にパッドが平面構造のためにこれに付ける半田ボールや半田ペーストの実装後の剪断強度が小さく、熱・ストレス等で剥がれ易かったりした。

【0040】これに対して本発明では、第1層から第2

層に向けてテーパ状のヴィアを形成し、これで第2層と一体化することにより、該第2層にエッチング形成した配線で半導体チップと接続することができる。そのため、配線のとり回しの問題がなく、多ピンの半導体チップにも充分に対応できる。

【0041】またヴィアホール用メッキを、ホールが開いた第1層へのみ施すようにしたことにより、第2層の厚みをそのまま薄く維持できることになり、微細配線を形成することができて、多ピンの半導体チップにも充分に対応することができる。

【0042】更にヴィアの形状を、第1層から第2層2へ向けて細くなった断面テーパ状としてあるため、ヴィアの内底と接続する第2層側のランド部を小さく形成することもでき、この面からも微細な配線の形成が容易となり、多ピンの半導体チップに対応することができる。

【0043】しかも、第1層のパッドをヴィアを埋め込まず凹部のままとし、ボール・グリッド・アレイ・パッケージ用基板とすると、半田ボールが凹部に溶け入り楔状に食い込み、半田ボールのパッドへの密着度を上げることになり、ボールのシエラ強度を高くすることができるし、かつ半田ボールの流出を防止するためのレジストも無くすことができ。

【0044】その上、ヴィア内に樹脂・金属等を埋め込んで平面状とした場合には、半田ペーストによる接続を容易にすることもできる。

#### 【図面の簡単な説明】

【図1】本発明に係るボール・グリッド・アレイ・パッケージ用基板の製造に用いる積層基板の一部の拡大縦断

面図である。

【図2】図1で示した積層基板の第1層の一部に開口を形成した状態の拡大縦断面図である。

【図3】図2で示した積層基板にヴィアホールを穿孔した状態の拡大縦断面図である。

【図4】図3で示した積層基板にヴィアホール用メッキを施した状態の拡大縦断面図である。

【図5】図4で示した積層基板をエッチングしてパッドとランド・配線を形成した状態の拡大縦断面図である。

10 【図6】図5で示した積層基板に半導体チップをバンパで実装した状態の拡大縦断面図である。

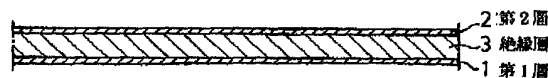
【図7】ヴィアを埋め込んで平面状パッドとした場合の一部拡大縦断面図である。

【図8】ヴィアを埋め込まずパッドが凹部の場合に、半田ボールが溶け込んだ状態の一部の拡大縦断面図である。

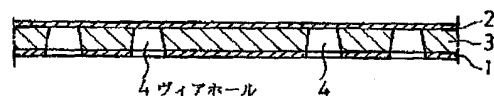
#### 【符号の説明】

|              |           |    |
|--------------|-----------|----|
| 1-第1層        | 6-ヴィア     | 11 |
| -半田ボール       |           |    |
| 2-第2層        | 7-パッド     | 12 |
| -バンパ         |           |    |
| 3-絶縁層        | 8-配線      | 13 |
| -封止材         |           |    |
| 4-ヴィアホール     | 9-ランド     | 14 |
| -マザーボード      |           |    |
| 5-ヴィアホール用メッキ | 10-半導体チップ | 15 |
| -パッド         |           |    |
| 16-開口        |           |    |

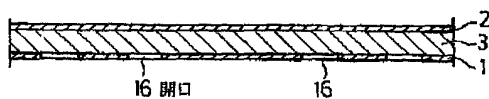
【図1】



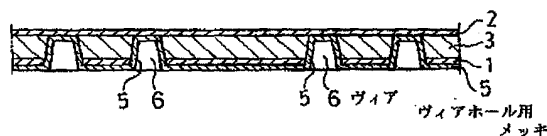
【図3】



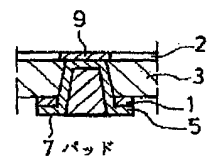
【図2】



【図4】

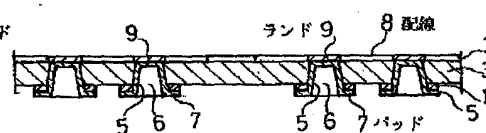


【図7】

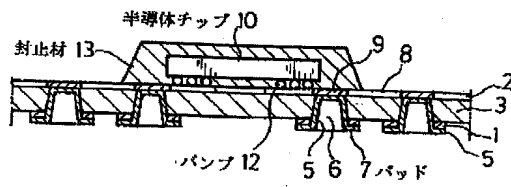


|              |           |           |
|--------------|-----------|-----------|
| 1-第1層        | 6-ヴィア     | 11-半田ボール  |
| 2-第2層        | 7-パッド     | 12-バンパ    |
| 3-絶縁層        | 8-配線      | 13-封止材    |
| 4-ヴィアホール     | 9-ランド     | 14-マザーボード |
| 5-ヴィアホール用メッキ | 10-半導体チップ | 15-パッド    |
|              |           | 16-開口     |

【図5】

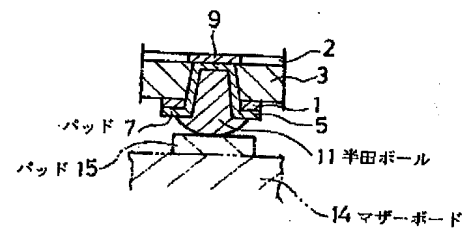


【図6】



- |             |           |           |
|-------------|-----------|-----------|
| 1-第1層       | 6-ビア      | 11-半田ボール  |
| 2-第2層       | 7-パッド     | 12-バンブ    |
| 3-絶縁層       | 8-配線      | 13-封止材    |
| 4-ビアホール     | 9-ランド     | 14-マザーボード |
| 5-ビアホール用メッキ | 10-半導体チップ | 15-パッド    |

【図8】



- |             |           |           |
|-------------|-----------|-----------|
| 1-第1層       | 6-ビア      | 11-半田ボール  |
| 2-第2層       | 7-パッド     | 12-バンブ    |
| 3-絶縁層       | 8-配線      | 13-封止材    |
| 4-ビアホール     | 9-ランド     | 14-マザーボード |
| 5-ビアホール用メッキ | 10-半導体チップ | 15-パッド    |